

Ge MISFET のオフ電流についての一考察

東北大學 電氣通信研究所 櫻庭政夫 E-mail: sakuraba.masao@myad.jp

近年、キャリア移動度が Si よりはるかに大きい Ge をトランジスタのチャネルに用いようという提案がなされるようになってきている。一方で、表面処理方法などにおいて克服すべき問題点が多くあるのは事実であり、本当に使い物になるのかという不安が出てくるのは仕方がない。とにかく、あらゆる困難を克服して実際にモノを作つてみないことには、本当の所はわからない。しかしながら、理屈上、使えると期待して良いのかどうかを見積もつてみると意味があると思われる。ここでは、簡単な算数によって Ge を適用した場合の MISFET のオフ電流について考察してみることにする。

n チャネル Si MOSFET を例として考えよう。チャネルがオフしている時 ($V_G < V_T$) でも、チャネル及びその近傍において電子・正孔対生成と拡散が生じ、それによる電流が生じてリーク電流となるが、これは通常微量である。特にサブミクロンゲートの場合、その値は電流計の検出限界（約 10^{-13} A）以下であることが多い。以下に、pin ダイオードのケースを参考にして、この微量オフ電流を推定してみる。

オフ（空乏化）しているチャネルは、逆方向バイアス時の pin ダイオードにおける空乏層（i 層）及びその近傍と状況が似ている。（電流の経路は異なるかもしれないが。）実際に試作された pin ダイオード（0.3 μm 厚 SOI 基板、i 層幅（p/n 間距離）3 μm、i 層奥行き 20 μm）の逆方向バイアス電流は 10^{-11} A 程度であったことから、奥行き 1 μm 当たりに規格化すると 5×10^{-13} A/μm となる。これは i 領域及びその近傍で熱励起して生成された電子・正孔対が拡散して流れることによる電流であると考えられる（Ref.）。すなわち、その電流値は i 領域（あるいは空乏化チャネル）の厚さにはほぼ比例すると考えられる。もしこの値を適用して、薄いチャネル（5 nm 厚）を持つ n チャネル Si MOSFET のオフ電流を算出してみると、

$$(5 \times 10^{-13} \text{ A}/\mu\text{m}) / 0.3 \times 10^{-4} \text{ cm} \times 5 \times 10^{-7} \text{ cm} \doteq 8 \times 10^{-15} \text{ A}/\mu\text{m} \text{ となる。}$$

次に真性キャリア密度 n_i が 1000 倍以上（室温）大きい Ge を Si と置き換えて考えてみると、上記のオフ電流は n_i の二乗に比例することになる（Ref.）。やや多めに見積もつて n_i^2 が 10^7 倍に増加したと仮定するとオフ電流は、 $(8 \times 10^{-15} \text{ A}/\mu\text{m}) \times 10^7 \doteq 8 \times 10^{-8} \text{ A}/\mu\text{m}$ となる。Ge MISFET のオン電流は 1 mA/μm をはるかに超えると期待されることから、オン/オフ電流比は

$$(1 \text{ mA}/\mu\text{m}) / (8 \times 10^{-8} \text{ A}/\mu\text{m}) > 10^4$$

となる。電源電圧を少しでも下げる目的においては、サブスレッショルドスイッチングの下限値によりオン/オフ電流比が制限される領域（図 1）もあり、算出された上記の値も必ずしも悪いとは言えないと考えられる。それを問題視するかどうかは程度の問題であり、「 n_i の大きい半導体の適用がデバイスを使えないものにしてしまう」と結論づける根拠にはならない。いずれにしても、どのくらいのオン電流が要求されるのか、あるいはどの程度のオフ電流なら許容されるのか。オン電流とオフ電流のどちらをより重要と考えるか。用途によって判断基準は異なってくる。移動度低下を引き起こさないしきい値調整法や寄生抵抗の低減化、ゲート微細化、絶縁膜の高品質化等の技術開発（いずれもコスト増大とのかねあいがある）がどこまで進むかによって事情は変わってくる。

次に、基板とソース/チャネル/ドレインとの間のリーク電流に関しては、Si 基板上の Ge MISFET であれば、バンドギャップの違いから生じる障壁を利用してリーク電流を抑制することができるかもしれない。これは、Ge/Si 界面近傍の不純物プロファイルに細工することで可能であると思われる。こういったことはヘテロ構造の利点のひとつである。また、SOI（Si on Insulator）基板の代わりに GOI（Ge on Insulator）基板を用いるならば、絶縁膜があることから基板間リークは考えなくて良くなる。

近年のモバイル製品は実に多種多様である。たとえば携帯電話は、基地局との通信を行うために電波を送受信する以外にスピーカーを鳴らして電力消費しているわけであるが、デジカメや高精細カラー液晶が搭載されるようになり、さらに動画再生さえしてしまう。集積回路の待機電力を下げる努力がむなしくなるほど、電力を消費していることが容易に想像できる。それを支えるのはバッテリー性能の向上であろう。このような負荷での消費電力と比べたら、上記のオフ電流など微々たるものであろう。とにかく、たとえ無駄があっても、それが問題になるかどうかは程度の問題である。また、無駄を省く努力が必要としても、本当に大事なことはそれ以外の所にあるということである。

以上のようなことから、デバイスレベルで使い物になるような高品質 Ge 結晶を作製・処理するプロセス技術の開発が重要であると信じて研究を進めているものである。そのような挑戦の中から、単なるバンドギャップや n_i の違いでは説明できない新規物性の発見を期待している。

Reference: S.M. Sze, Physics of Semiconductor Devices, p.91.

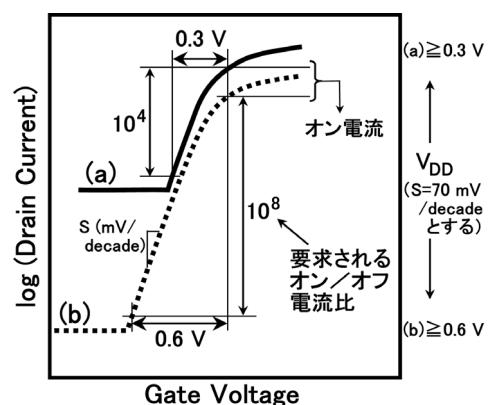


図 1 要求されるオン/オフ電流比による最低電源電圧限界の見積もりの一例。オン電流レベルにも依存することは明らか。現実には、しきい値調整範囲に制限があることも重要なファクターとなる。